

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-165757

(43)Date of publication of application : 16.06.2000

(51)Int.Cl.

H04N 5/335

(21)Application number : 10-339210

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 30.11.1998

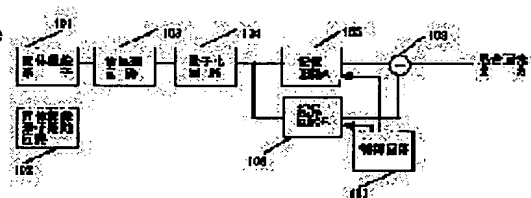
(72)Inventor : TSURIBE SATOYUKI

## (54) IMAGE PICKUP DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To obtain an arbitrary video signal system by reading whole pixels from a solid-state image pickup element, and converting the system of a signal whose number of scanning lines is the maximum.

SOLUTION: The charges of whole pixels are read by successive scanning from a solid-state image pickup element 101 by a driven pulse generated by a solid-state image pickup element driving circuit 102, and processed by a pre-processing circuit 103 and a quantizing circuit 104, and the whole digitized pixels are stored in storage circuits 105 and 106. Those pixels are read from the both storage circuits according to the address designation of a control circuit 107, and the read pixels are added by an adder 108, and jump scanning, successive scanning, or frame rate conversion is operated. A video signal whose number of scanning lines is the maximum which is constituted of the whole pixels of the photodiode of the solid-state image pickup element can be temporarily stored, and the combination of the adjacent pixels and addition can be freely set. Thus, a successive scanning signal and a jump scanning signal can be simultaneously obtained, and this system can be converted into an arbitrary system.



## LEGAL STATUS

[Date of request for examination] 09.03.2000

[Date of sending the examiner's decision of rejection] 17.08.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-165757

(P2000-165757A)

(43)公開日 平成12年6月16日(2000.6.16)

(51)Int.Cl.<sup>7</sup>

H 0 4 N 5/335

識別記号

F I

H 0 4 N 5/335

テーマコード(参考)

Z 5 C 0 2 4

審査請求 有 請求項の数10 O L (全 12 頁)

(21)出願番号 特願平10-339210

(22)出願日 平成10年11月30日(1998.11.30)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 釣部 智行

神奈川県横浜市港北区綱島東四丁目3番1

号 松下通信工業株式会社内

(74)代理人 100082692

弁理士 蔵合 正博

Fターム(参考) 5C024 AA01 CA15 CA22 FA01 FA11

GA17 GA48 HA14 HA17 HA23

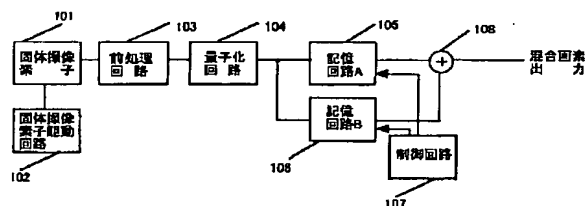
JA21

(54)【発明の名称】 撮像装置

(57)【要約】

【課題】 固体撮像素子から全画素を読み出して走査線数最多の信号を方式変換することにより、任意な映像信号方式を得る。

【解決手段】 固体撮像素子駆動回路102発生の駆動パルスによって、固体撮像素子101から順次走査で全画素の電荷を読み出し、前処理回路103、量子化回路104で処理され、記憶回路105、106にデジタル化された全画素が記憶される。両記憶回路からは制御回路107のアドレス指定によって画素が読み出され、加算器108は読み出された画素を加算して飛び越し走査、順次走査やフレームレート変換を行える。固体撮像素子のフォトダイオードの全画素からなる走査線数最多の映像信号を一旦記憶し、隣接画素と加算の組み合わせを自由にできるので、順次走査信号と飛び越し走査信号を同時に得ることもでき、任意の方式に変換することができる。



## 【特許請求の範囲】

【請求項 1】 順次走査と飛び越し走査の映像信号を同時に出力することができ、光電変換によって撮像を行う固体撮像素子が順次走査駆動される撮像装置であって、固体撮像素子から全画素を読み出すための固体撮像素子駆動手段と、読み出された画素信号を増幅して量子化する手段と、量子化された画素信号を加算混合する画素混合手段とを備えた撮像装置。

【請求項 2】 画素混合手段が、混合前の画素を記憶しておく第 1 の画素記憶手段と、一定時間が経過した後、固体撮像素子から読み出された同一位置の画素を記憶する第 2 の画素記憶手段と、第 1 および第 2 の画素記憶手段からそれぞれ画素を読み出す制御手段と、読み出された画素を混合する加算手段とを有することを特徴とする請求項 1 記載の撮像装置。

【請求項 3】 固体撮像素子の構造が、光電変換を行った全ての画素の電荷を蓄積することのできる蓄積エリアを有する撮像装置であって、第 1 の垂直ブランキング期間に全てのフォトダイオードに蓄積された電荷を第 1 の蓄積エリアに転送し、一定時間の経過した第 2 の垂直ブランキング期間に全てのフォトダイオードに蓄積された電荷を第 2 の蓄積エリアに転送し、空間的に同一位置の第 1 の蓄積エリアに蓄積されている電荷と第 2 の蓄積エリアに蓄積されている電荷とを蓄積エリア内で混合して撮像を行うことを特徴とする撮像装置。

【請求項 4】 固体撮像素子の構造が、光電変換を行った全ての画素の電荷を蓄積することのできる蓄積エリアを有する撮像装置であって、第 1 の垂直ブランキング期間に全てのフォトダイオードに蓄積された電荷を第 1 の蓄積エリアに転送し、一定時間の経過した第 2 の垂直ブランキング期間に全てのフォトダイオードに蓄積された電荷を第 2 の蓄積エリアに転送し、空間的に同一位置の第 1 の蓄積エリアに蓄積されている電荷と第 2 の蓄積エリアに蓄積されている電荷とを水平方向転送時に混合して撮像を行うことを特徴とする撮像装置。

【請求項 5】 画素混合手段が、画素の加算混合を行う際に、垂直方向画素の画素混合の組み合わせを切り替えることを特徴とする請求項 1 記載の撮像装置。

【請求項 6】 順次走査と飛び越し走査の映像信号を同時に出力することができ、光電変換によって撮像を行う固体撮像素子が順次走査駆動される撮像装置であって、固体撮像素子から全画素を読み出すための固体撮像素子駆動手段と、読み出された画素信号を増幅して量子化する手段と、量子化された画素信号を加算混合するその組み合わせが異なる複数の画素混合手段と、複数の画素混合手段の出力から異なる映像信号方式に変換する複数の方式変換手段とを備えたことを特徴とする撮像装置。

【請求項 7】 順次走査と飛び越し走査の映像信号を同時に出力することができ、光電変換によって撮像を行う固体撮像素子が順次走査駆動される撮像装置であって、

固体撮像素子から全画素を読み出すための固体撮像素子駆動手段と、読み出された画素信号を増幅して量子化する手段と、量子化された画素信号を加算混合する画素混合手段と、画素混合手段の出力から異なる映像信号方式に変換する方式変換手段と、固体撮像素子から読み出された画素信号を画素混合手段を通すかまたは通さないかを選択する選択手段とを備えたことを特徴とする撮像装置。

【請求項 8】 固体撮像素子から読み出された画素信号を方式変換手段を通すかまたは通さないかを選択する選択手段を備えたことを特徴とする請求項 7 記載の撮像装置。

【請求項 9】 方式変換手段が、映像信号方式を変換するためのフィルタ回路の係数を切り替える手段を有し、画素混合手段からの制御信号によりフィルタ回路の係数を切り替えることを特徴とする請求項 7 または 8 記載の撮像装置。

【請求項 10】 画素混合手段が、半導体メモリーによる画素記憶手段を含むことを特徴とする請求項 1、2 または 5 から 9 のいずれかに記載の撮像装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、固体撮像素子から得られる映像信号を方式変換することによって複数の映像信号方式を得ることのできる撮像装置に関する。

## 【0002】

【従来の技術】固体撮像素子を用いて光電変換により撮像を行い、方式変換を行う撮像装置の一つは、放送技術 1998 年 5 月号 420 頁から 425 頁に記載されている。これは固体撮像素子を交換することにより、各種映像信号方式を出力できるものである。図 11 はこの撮像方式の概略ブロック図を示している。固体撮像素子 1101 は、撮像により光電変換を行い、前処理回路 1102 にて信号が増幅された後、量子化回路 1103 で量子化されて方式 1 のデジタル映像信号が出力される。また、量子化回路 1103 の出力は、方式変換回路 1104 によって別の映像信号の方式 2 に変換される。このとき固体撮像素子 1101 を交換することによって、方式 1 と方式 2 と別の映像信号方式を得ることができる。

【0003】また別の方式変換を内蔵した撮像装置としては、特開平 9-322067 号公報に記載されたものが知られている。この固体撮像装置のブロック図を図 12 に示す。固体撮像素子 1201 は、タイミングジェネレータ 1202 によって発生される駆動パルスにより撮像を行う。飛び越し走査 ON/OFF 切り替え回路 1203 は、タイミングジェネレータ 1202 が発生するパルスを飛び越し走査駆動用か順次走査駆動用のいずれかにするかを切り替える。飛び越し走査か順次走査かの切り替えは、垂直方向におけるフォトダイオードの電荷混合の組み合わせを変えることで実現できる。

【0004】図7はこの原理を示したものであり、

(a)の飛び越し走査において、固体撮像素子内で始めのフィールドでは垂直方向のa行とb行、c行とd行の電荷が混合されてラインが生成される。また次のフィールドでは垂直方向のb行とc行、d行とe行の電荷が混合されてラインを生成する。また(b)の順次走査では、常にa行とb行、c行とd行を混合してラインを生成する。

【0005】図12において、前処理回路及びA/D変換器1204は、固体撮像素子1201の信号をデジタル化し、デジタルプロセス回路1205は、このデジタル化された信号をガンマ補正や輪郭補正などのデジタル信号処理を施してA出力を行う。デジタルプロセス回路1205出力は、垂直方向DD変換回路1206により走査線交換が行われてB出力となる。またP/i変換回路1207によって、順次走査の信号は飛び越し走査の信号に変換されてC出力となる。

【0006】以上のように、従来の技術では、固体撮像素子を交換して対応したり、固体撮像素子内で行う垂直方向の電荷混合の組み合わせを変えたりすることにより、固体撮像素子から得られた映像信号を方式変換し、複数の映像信号方式を得ることができる。

【0007】

【発明が解決しようとする課題】しかしながら、上記従来技術の前者の方式では、各種映像信号方式を得るために、固体撮像素子を交換する作業が発生する問題点がある。また従来技術の後者の方式では、順次走査と飛び越し走査を行う時に垂直方向のフォトダイオードの電荷が固体撮像素子内部で混合されることによって、互いに隣接したフォトダイオードの位置の電荷が保存されないため、変換することのできる映像信号方式が限定されてしまう問題点がある。

【0008】例えば、垂直方向の2画素を混合して順次走査を行うときは、図7(a)で示すように走査線数が垂直方向のフォトダイオード数の半分に低下するため、これ以上の走査線数の信号方式が得られなくなる。また、図7(a)の飛び越し走査では、一度固体撮像素子内で垂直方向のb行とc行、d行とe行の電荷が混合されてラインが生成されると、順次走査におけるa行とb行、c行とd行を混合したラインを生成することができなくなってしまうので、図7の飛び越し走査と順次走査の信号を同時に得ることができなくなる。すなわち、固体撮像素子内で空間的に異なる位置のフォトダイオードの電荷が混合されると、方式変換できる映像信号方式が限定されてしまう。

【0009】本発明は、このような従来の問題点を解決するものであり、方式変換できる映像信号方式が限定されることがなく、任意の映像信号方式に変換して出力することのできる撮像装置を提供することを目的とする。

【0010】

【課題を解決するための手段】本発明は、上記目的を達成するために、全画素の電荷を固体撮像素子から読み出すことによって空間的に異なるフォトダイオードの位置の画素を固体撮像素子内部で混合せず外部で混合するようにしたものであり、方式変換できる映像信号方式が限定されることがなく、任意の映像信号方式に変換して出力することができる。

【0011】

【発明の実施の形態】本発明の請求項1に記載の発明は、順次走査と飛び越し走査の映像信号を同時に出力することができ、光電変換によって撮像を行う固体撮像素子が順次走査駆動される撮像装置であって、固体撮像素子から全画素を読み出すための固体撮像素子駆動手段と、読み出された画素信号を増幅して量子化する手段と、量子化された画素信号を加算混合する画素混合手段とを備えた撮像装置であり、垂直方向のフォトダイオード数と同じ走査線数の信号を得て、画素の混合加算を外部回路によって自由に行えるので、任意に方式変換できる作用を有する。

【0012】本発明の請求項2に記載の発明は、画素混合手段が、混合前の画素を記憶しておく第1の画素記憶手段と、一定時間が経過した後に固体撮像素子から読み出された同一位置の画素を記憶する第2の画素記憶手段と、第1および第2の画素記憶手段からそれぞれ画素を読み出す制御手段と、読み出された画素を混合する加算手段とを有することを特徴とする請求項1記載の撮像装置であり、垂直方向のフォトダイオード数と同じ走査線数の信号を得て、かつ固体撮像素子の電荷の取扱量を増やすのと等価な処理によってフレームレートを変えられるので、任意に方式変換できる作用を有する。

【0013】本発明の請求項3に記載の発明は、固体撮像素子の構造が、光電変換を行なった全ての画素の電荷を蓄積することのできる蓄積エリアを有する撮像装置であって、第1の垂直ブランキング期間中に全てのフォトダイオードに蓄積された電荷を第1の蓄積エリアに転送し、一定時間の経過した第2の垂直ブランキング期間に全てのフォトダイオードに蓄積された電荷を第2の蓄積エリアに転送し、空間的に同一位置の第1の蓄積エリアに蓄積されている電荷と第2の蓄積エリアに蓄積されている電荷とを蓄積エリア内で混合して撮像を行うことを特徴とする撮像装置であり、請求項2とは異なる構成により垂直方向のフォトダイオード数と同じ走査線数の信号を得て、かつ固体撮像素子の電荷の取扱量を増やしてフレームレートを変えられるので、任意に方式変換できる作用を有する。

【0014】本発明の請求項4に記載の発明は、固体撮像素子の構造が、光電変換を行なった全ての画素の電荷を蓄積することのできる蓄積エリアを有する撮像装置であって、第1の垂直ブランキング期間に全てのフォトダイオードに蓄積された電荷を第1の蓄積エリアに転送

し、一定時間の経過した第2の垂直ブランキング期間に全てのフォトダイオードに蓄積された電荷を第2の蓄積エリアに転送し、空間的に同一位置の第1の蓄積エリアに蓄積されている電荷と第2の蓄積エリアに蓄積されている電荷とを水平方向転送時に混合して撮像を行うことを特徴とする撮像装置であり、請求項2や請求項3とは異なる構成により垂直方向のフォトダイオード数と同じ走査線数を得て、かつ固体撮像素子の電荷の取扱量を増やしてフレームレートを変えられるので、任意に方式変換できる作用を有する。

【0015】本発明の請求項5に記載の発明は、画素混合手段が、画素の加算混合を行う際に、垂直方向画素の画素混合の組み合わせを切り替えることを特徴とする請求項1記載の撮像装置であり、順次走査と飛び越し走査とを容易に切り替える作用を有する。

【0016】本発明の請求項6に記載の発明は、順次走査と飛び越し走査の映像信号を同時に出力することができ、光電変換によって撮像を行う固体撮像素子が順次走査駆動される撮像装置であって、固体撮像素子から全画素を読み出すための固体撮像素子駆動手段と、読み出された画素信号を増幅して量子化する手段と、量子化された画素信号を加算混合するその組み合わせが異なる複数の画素混合手段と、複数の画素混合手段の出力から異なる映像信号方式に変換する複数の方式変換手段とを備えたことを特徴とする撮像装置であり、1つの撮像素子から全画素を読み出して、複数の画素混合手段を用いてフレームレート変換を行ったり、順次走査信号と飛び越し走査信号とを同時に得られるようにしたり、複数の方式変換手段を用いてこれらの信号の水平画素数と垂直ライン数を変換することによって、垂直方向のフォトダイオード数と同じ走査線数の映像信号方式から任意の複数の方式に変換できるという作用を有する。

【0017】本発明の請求項7に記載の発明は、順次走査と飛び越し走査の映像信号を同時に出力することができ、光電変換によって撮像を行う固体撮像素子が順次走査駆動される撮像装置であって、固体撮像素子から全画素を読み出すための固体撮像素子駆動手段と、読み出された画素信号を増幅して量子化する手段と、量子化された画素信号を加算混合する画素混合手段と、画素混合手段の出力から異なる映像信号方式に変換する方式変換手段と、固体撮像素子から読み出された画素信号を画素混合手段を通すかまたは通さないかを選択する選択手段とを備えたことを特徴とする撮像装置であり、固体撮像素子から全画素を読み出して、一組の画素混合手段と方式変換手段とを用いて、画素混合手段の動作をフレームレート変換にするか、または順次走査か飛び越し走査への変換かを選択できることによって、複数の映像信号方式から一つを選択して出力でき、回路構成を簡単にできる作用を有する。

【0018】本発明の請求項8に記載の発明は、固体撮

像素子から読み出された画素信号を方式変換手段を通すかまたは通さないかを選択する選択手段を備えたことを特徴とする請求項7記載の撮像装置であり、画素混合手段および方式変換手段の両方を通さない、あるいは方式変換手段を通さない方式だけを選択できる作用を有する。

【0019】本発明の請求項9に記載の発明は、方式変換手段が映像信号方式を変換するためのフィルタ回路の係数を切り替える手段を有し、画素混合手段からの制御信号によりフィルタ回路の係数を切り替えることを特徴とする請求項7または8記載の撮像装置であり、水平方向画素数と垂直方向のライン数を変換する方式変換手段のフィルタ回路の係数を自由に選択できる作用を有する。

【0020】本発明の請求項10に記載の発明は、画素混合手段が、半導体メモリーによる画素記憶手段を含むことを特徴とする請求項1、2または5から9のいずれかに記載の撮像装置であり、回路構成に簡単にできる作用を有する。

【0021】以下、本発明の実施の形態を図面を参照して説明する。

(実施の形態1) 図1は本発明の請求項1に対応する実施の形態1における撮像装置の画素の混合加算を行う回路構成を示すブロック図である。図1において、101は固体撮像素子、102は固体撮像素子を駆動する固体撮像素子駆動回路である。固体撮像素子駆動回路102は、固体撮像素子101を順次走査で全画素読み出しを行うようにするタイミングを発生するのが好ましい。103は前処理回路、104は量子化回路である。105、106は半導体メモリーからなる記憶回路、107は各記憶回路105、106からの読み出しを制御する制御回路、108は各記憶回路105、106から読み出された画素を加算する加算器であり、これらにより、画素混合手段を構成する。

【0022】固体撮像素子101から出力された画素信号は、前処理回路103により量子化可能な信号振幅まで増幅され、量子化回路104により量子化される。量子化回路104から出力される画素信号のうち、所定のタイミングで読み出された画素は第1の画素記憶手段である記憶回路A105に記憶され、一定時間が経過した後固体撮像素子から読み出された同一位置の画素は、第2の画素記憶手段である記憶回路B106に記憶される。各記憶回路105、106に記憶された画素は、制御回路107により読み出されて、加算器108により混合加算されて出力される。

【0023】本実施の形態1は、以上のように構成されているので、画素を混合するにあたり、半導体メモリーの画素の格納アドレスを制御回路107で指定することによって、互いに隣接した任意のフォトダイオードの画素を混合することができ、任意な走査を実現することが

10

20

30

40

50

できる。従来の方式変換内蔵の撮像装置では、あらかじめ垂直方向の画素が決まった組み合わせで混合されているため、変換される走査線数や、走査方式に限定があったが、本実施の形態 1 では、全画素を記憶回路 105、106 に記憶することによって、垂直方向のフォトダイオードの数と同一の走査線数の映像信号方式から方式変換することができる。

【0024】（実施の形態 2）本発明の請求項 2 に対応する実施の形態 2 は、装置構成として図 1 に示した実施の形態 1 と同じものを使用する。本実施の形態 2 では、時間的に異なる全ての画素をそれぞれ図 1 の記憶回路 A 105 と記憶回路 B 106 とに記憶し、同一位置のフォトダイオードの画素を制御回路 107 により読み出し、加算器 108 により画素を混合する。

【0025】図 2 はこのときの固体撮像素子の電荷転送原理を示したものである。図 2 において、固体撮像素子 101 は、受光部 201 内のフォトダイオード 202 で撮像により光電変換する手段と、蓄積部 204 に転送する手段と、水平 CCD 205 に転送する手段を備えており、垂直ブランキング期間に転送を行うことによって全画素を読み出し、外部回路にて画素の混合を行う。

【0026】ここで、転送の詳細について説明すると、転送 1 では、フォトダイオード 202 の全ての電荷が垂直 CCD 203 に読み出され、垂直ブランキング期間に蓄積部 204 に転送される。蓄積部 204 に蓄積された電荷は、順次水平 CCD 205 により転送されて固体撮像素子 101 から出力される。その後、図 1 の前処理回路 103 と量子化回路 104 によりデジタル化され、記憶回路 A 105 に記憶される。一定時間後、同様にしてフォトダイオードに蓄積された電荷は蓄積部 204 に転送され、水平 CCD 205 と前処理回路 103 と量子化回路 104 で処理されて、記憶回路 B 106 に記憶される。

【0027】図 3 は本実施の形態 2 における固体撮像素子から読み出された画素を混合する原理を示した図である。制御回路 107 は、固体撮像素子 101 の撮像面において、図 3 の水平方向座標  $x$  と垂直方向座標  $y$  とで示される記憶回路 A 105 に記憶されたフォトダイオードの画素  $P(x, y)$  と、一定時間後に記憶回路 B 106 に記憶された同一位置のフォトダイオードの画素  $Q(x, y)$  とを混合加算して  $R(x, y)$  の画素を得られるように制御を行う。これにより、フォトダイオードの隣接画素を混合しないので、全画素を保存しつつフレームレートを変えることができる。

【0028】本実施の形態 2 では、2 回に分けて蓄積した電荷を垂直 CCD 203 と水平 CCD 205 で転送し、外部回路で画素を混合するので、見かけ上取り扱った電荷量を増やすことができ、ダイナミックレンジを向上させてフレームレートを変えることができる。そしてフレームレートを変えつつ垂直方向のフォトダイオードの

数と同一の走査線数の映像信号方式から方式変換できる。

【0029】なお、本実施の形態 2 では、図 2 のような蓄積部 204 がある固体撮像素子を例として説明したが、蓄積部がない固体撮像素子についても適用可能である。

【0030】（実施の形態 3）図 4 は本発明の請求項 3 に対応する実施の形態 3 における固体撮像素子の垂直電荷転送の原理を示したものであり、装置構成は、図 1 から記憶回路 A 105、記憶回路 B 106、制御回路 107 および加算器 108 からなる外部回路を除いたものと同じである。図 4 に示した固体撮像素子の構造は図 2 と同じである。図 4 では、始めにフォトダイオードに蓄積された全画素の電荷を垂直ブランキング期間に転送 1 として領域 1 に転送し、次の垂直ブランキング期間にフォトダイオードに再び蓄積された全画素を転送 2 として領域 2 に転送する点が異なり、他の垂直転送の原理は図 2 の固体撮像素子の場合と同じである。

【0031】図 5 は本実施の形態 3 における固体撮像素子内の電荷混合の原理を示したものである。図 5 において、図 4 のように蓄積部 404 の 2 つの領域に転送された全画素の電荷において、領域 1 のそれぞれの電荷は、後に転送されてきた領域 2 の電荷とフォトダイオードで同一位置の電荷混合が転送 3 により行われる。この転送と蓄積部 404 における電荷混合は、例えば固体撮像素子駆動回路のタイミング設計により実現することができる。混合された電荷は、転送 4 に示すように水平 CCD 405 に転送され、そして水平 CCD 405 により水平方向に転送されて出力される。このとき、領域 1 と領域 2 を十分大きくすることによって、各画素の電荷を蓄積して混合する領域が大きくなるので、電荷を混合する際に電荷の取り扱い量を増加させることができ、ダイナミックレンジの向上のできる画素の混合を実現することができる。固体撮像素子から出力された電荷は、前処理回路から量子化回路を通して混合画素として出力される。

【0032】以上のように、本実施の形態 3 によれば、実施の形態 2 とは別の形態でフレームレートを可変させることができ、フォトダイオードの全画素からなる走査線数が最多の映像信号方式から方式変換できるので、隣接した画素を混合する組み合わせを自由にできる方式変換を後に行うことができ、任意の方式に変換することができる。そして固体撮像素子によって連続して同一位置の電荷を蓄積部に転送する動作を行い、領域を大きくした蓄積部にて電荷混合することは、電荷の取り扱い量を増加させることと等価であり、実施の形態 1、2 のような画素混合手段なしでダイナミックレンジを向上させてフレームレートを変えることができる。

【0033】（実施の形態 4）本発明の請求項 4 に対応する実施の形態 4 における装置構成は、図 1 から記憶回路 A 105、記憶回路 B 106、制御回路 107 および

加算器 108 からなる外部回路を除いたものと同じである。固体撮像素子の垂直電荷転送の原理は、図 4 に示した実施の形態 3 と同じである。

【0034】図 6 は本実施の形態 4 における固体撮像素子内の電荷混合の原理を示したものである。図 6 において、領域 1 と領域 2 のそれぞれの電荷は転送 5 と転送 6 によって、同時に水平 CCD 405 に転送されて電荷混合が行われる。このときフォトダイオードの同一位置の電荷が混合される。水平 CCD 405 を十分大きくすることによって、電荷を混合する領域が大きくなるので、電荷の取り扱い量を増加させることができ、ダイナミックレンジの向上を実現することができる。この転送と水平 CCD 405 における電荷混合は、例えば固体撮像素子駆動回路のタイミング設計により実現することができる。混合された電荷は水平 CCD 405 により水平方向に転送されて出力される。固体撮像素子から出力された電荷は、前処理回路から量子化回路を通して混合画素として出力される。

【0035】以上のように、本実施の形態 4 によれば、フォトダイオードから全画素を読み出して、実施の形態 3 とは異なる形態によって固体撮像素子内で全画素の同一位置の電荷混合を行うことができ、実施の形態 1、2 のような画素混合手段なしでフレームレートを可変させることができる。

【0036】（実施の形態 5）図 7 は本発明の請求項 5 に対応する実施の形態 5 における垂直方向の画素混合の組み合わせを切り替える原理を示したものであり、装置構成は図 1 に示した実施の形態 1 と同じである。図 7

(a) の飛び越し走査の場合は、始めのフィールドで a 行と b 行、c 行と d 行の画素を混合してラインを生成する。そして次のフィールドでは、画素の混合加算を行う組み合わせを変えて、b 行と c 行、d 行と e 行の画素を混合してラインを生成する。図 7 (b) の順次走査の場合は、画素混合を行う組み合わせを変えずに、常に a 行と b 行、c 行と d 行の画素を混合してラインを生成することによりフレームを生成し、順次走査を行う。これらの画素の混合組み合わせ制御を、図 1 の制御回路 107 によって行う。

【0037】本実施の形態 5 における固体撮像素子の動作原理は図 2 と同じである。図 2 において、固体撮像素子 101 は、受光部 201 内のフォトダイオード 202 によって、光電変換する手段と、蓄積部 204 に転送する手段と、水平 CCD 205 に転送する手段を備えており、これは垂直ブランキング期間に転送を行うことによって全画素を読み出し、図 1 の記憶回路 A 105、記憶回路 B 106、制御回路 107 および加算器 108 からなる画素混合手段により画素の混合を行う。

【0038】転送の詳細を図 2 を用いて説明する。転送 1 では、フォトダイオード 202 の全電荷が垂直 CCD 203 に読み出され、垂直ブランキング期間に蓄積部 2

04 に転送される。次に蓄積部 204 の電荷は水平 CCD 205 により固体撮像素子外部へと読み出され、図 1 の前処理回路 103 と量子化回路 104 によりデジタル化されて、1 ライン毎に交互に記憶回路 A 105 と記憶回路 B 106 に記憶される。制御回路 107 により記憶回路 A 105 と記憶回路 B 106 から画素が読み出されて、加算器 108 により垂直方向の画素は混合加算され、走査線の変換が行われる。画素混合手段における画素の混合は、図 1 の制御回路 107 の制御によって行わせることができる。

【0039】以上のように、本実施の形態 5 によれば、固体撮像素子の全画素を読み出してから垂直画素の混合の組み合わせを変えることによって、順次走査と飛び越し走査のいずれも実現させることができる。なお、本実施の形態 5 では、図 2 に示すような蓄積部 204 がある固体撮像素子を例として説明したが、蓄積部がない固体撮像素子についても適用可能である。

【0040】（実施の形態 6）図 8 は本発明の請求項 6 に対応する実施の形態 6 における撮像装置の構成を示したものである。図 8 において、801 は固体撮像素子、802 は固体撮像素子 801 を駆動する固体撮像素子駆動回路である。固体撮像素子駆動回路 802 は、固体撮像素子 801 の全画素のフォトダイオードに蓄積された電荷を読み出す順次走査を行うタイミング発生をするのが好ましい。803 は前処理回路、804 は量子化回路である。固体撮像素子のフォトダイオードに蓄積された画素は、画素混合の組み合わせが異なる複数の画素混合手段で混合され、複数の方式変換手段により複数の映像信号方式に変換される。複数の画素混合手段として、例えば半導体メモリーによる記憶回路 805、806、808、809、812、813 と、加算器 807、810、814 の組み合わせを用いている。また複数の方式変換手段として、方式変換回路 811、815、816 を用いている。

【0041】固体撮像素子 801 から出力された信号は、前処理回路 803 により量子化可能な信号振幅まで増幅され、量子化回路 804 により量子化される。量子化回路 804 の出力は、方式 A の映像信号方式として出力されるとともに、記憶回路 C 805、記憶回路 C 806、記憶回路 E 808、記憶回路 F 809、記憶回路 G 812、記憶回路 H 813 へ出力されて全画素値が保存される。記憶回路 C 805、記憶回路 D 806 と加算器 807 の動作は、図 3 で示すようにフォトダイオードの同一位置の画素を全画素について混合加算する。このようにして固体撮像素子 801 で撮像された信号と同一走査線数のフレームレートを下げた方式 B の順次走査信号を得ることができる。

【0042】記憶回路 E 808、記憶回路 F 809 と加算器 810 の動作は、図 7 (a) で示す飛び越し走査の信号を生成する動作であり、一定時間毎に垂直方向に混

合する画素の組み合わせを変更する。従って固体撮像素子 801 で撮像された信号と同一の走査線数の飛び越し走査となる方式 C の信号を得ることができる。一方、方式 C の信号を、方式変換回路 A 811 によって画面の水平方向の画素数を変換するフィルタや、画面の垂直方向のライン数を変換するフィルタを用いてアスペクト比変換をすれば、方式 D の信号を得ることができる。

【0043】また、記憶回路 812 G、記憶回路 H 813 と加算器 814 の動作は、図 7 (b) で示す順次走査の信号を生成する動作であり、垂直方向に混合する画素の組み合わせを変更しない。従って、固体撮像素子 801 によって撮像された信号のライン数の半分でかつフレームレートが同一の信号を得ることができる。加算器 814 から出力されるこの信号を、方式変換回路 B 815 によって、画面の水平方向の画素数を変換するフィルタや、画面の垂直方向のライン数を変換するフィルタを用いてアスペクト比変換をすれば、方式 E の信号を得ることができる。また、固体撮像素子 801 出力の信号方式を、方式変換器 C 816 によって、画面の垂直方向のライン数を変換するフィルタを用いてアスペクト比変換をすれば、方式 F の信号も得ることができる。

【0044】以上のように、本実施の形態 6 によれば、1 つの撮像素子から全画素を読み出して、複数の画素混合手段を用いてフレームレート変換を行ったり、順次走査信号と飛び越し走査信号とを同時に得られるようにしたり、複数の方式変換手段を用いてこれらの信号の水平画素数と垂直ライン数を変換することによって、同時に複数の映像信号方式を得ることができる。なお、図 8 の方式 A ~ F の方式は、一例であって別の走査線数と垂直同期周波数にすることもできる。

【0045】(実施の形態 7) 図 9 は本発明の請求項 7、8、9 に対応する実施の形態 7 における撮像装置の構成を示し、図 10 は図 9 の方式変換回路の詳細について示したものである。図 9 において、901 は固体撮像素子、902 は固体撮像素子 901 を駆動する固体撮像素子駆動回路である。固体撮像素子駆動回路 902 は、固体撮像素子 901 の全画素のフォトダイオードに蓄積された電荷を読み出す順次走査を行うタイミング発生をするのが好ましい。903 は前処理回路、904 は量子化回路である。固体撮像素子のフォトダイオードに蓄積された画素は、記憶回路 905、906 と加算器 907 と制御回路 908 からなる画素変換手段により混合加算されとともに、方式変換回路 909 により複数の映像信号方式に変換される。さらに、各記憶回路 905、906 の前段に設けられた選択スイッチ 910 により、画素混合手段を通す場合と通さない場合とが選択され、方式変換回路 909 の前段に設けられた選択スイッチ 911 により、方式変換回路 909 を通す場合と通さない場合とが選択される。これにより、例えば図 8 に示した方式 A から方式 F のうち任意のいずれかの方式を選択して

出力させることができる。

【0046】固体撮像素子 901 から出力された信号は、前処理回路 903 により量子化可能な振幅まで増幅された後、量子化回路 904 で量子化され、記憶回路 I 905 と記憶回路 J 906 とに記憶される。画素の加算については、図 3 に示したフレームレートを変える方法と、図 7 に示した飛び越し走査と順次走査を実現する方法とがあるが、このいずれにするかを制御回路 908 は、記憶回路 I 905、記憶回路 J 906 に指示して読み出しを行わせる。選択スイッチ 910 は、固体撮像素子 901 の映像信号方式をそのまま方式変換回路 D 909 に出力させるか、または加算器 907 の出力を方式変換回路 D 909 に出力させるかを選択する。また選択スイッチ 911 は、方式変換回路 D 909 からの信号を得るか得ないかを選択する。これら選択スイッチ 910、911 の切り替えは、操作者の指示によって行われる。

【0047】図 10 に示す方式変換回路 D 909 は、画面の水平画素数を変換する水平フィルタ回路 1001 と、垂直ライン数を変換する垂直フィルタ回路 1002 と、水平フィルタ回路のフィルタ係数を変える水平フィルタ係数選択回路 1003 と、垂直フィルタ回路 1002 のフィルタ係数を変える垂直フィルタ係数選択回路 1004 とから構成されている。水平フィルタ係数選択回路 1003 と垂直フィルタ係数選択回路 1004 は、映像信号を複数の方式に変換するためのフィルタ係数を複数用意しておき、制御回路 908 からの制御信号によってフィルタ係数が選択されて、水平フィルタ回路 1001 と垂直フィルタ回路 1002 に与えられる。従って、水平フィルタ回路 1001 と垂直フィルタ回路 1002 は、制御信号に応じた方式に映像信号の変換を行う。

【0048】以上のように、本実施の形態 7 によれば、1 つの撮像素子から全画素を読み出して、一組の画素混合手段と方式変換手段とを用いて、画素混合手段の動作をフレームレート変換にするか、順次走査か飛び越し走査への変換か、または両変換を行わないようにするかを選択でき、また水平方向画素数と垂直方向のライン数を変換する方式変換手段のフィルタ回路の係数を自由に選択したり、あるいは方式変換手段を動作させるかどうかを選択できることによって、複数の映像信号方式から一つを選択して出力でき、回路構成を簡単にすることができる。

【0049】

【発明の効果】本発明は、上記実施の形態 1 から明らかなように、固体撮像素子から順次走査によって読み出された全ての電荷を記憶回路に記憶してから画素の混合を行うようにしたので、固体撮像素子のフォトダイオードの全画素から垂直方向のフォトダイオードと同じ最多の走査線数の映像信号方式から他の方式へ変換できる効果を有する。従来の順次走査に基づく方式変換内蔵の撮像装置では、垂直方向の画素の混合が既に固体撮像素子内



で行われるため、垂直方向のフォトダイオード数より少ない走査線数になってしまうため、変換できる映像信号方式が限定されている。本発明では、固体撮像素子内部ではなく、外部の画素混合手段で画素の混合加算を行うので、隣接画素を混合する組み合わせを自由にでき、任意の方式に変換できる効果が得られる。

【0050】また本発明は、上記実施の形態2から明らかなように、固体撮像素子の電荷を全て読み出して、空間的に同一位置の画素を混合してフレームレートを変えるものであり、フレームレートを変えた後でも、固体撮像素子のフォトダイオードの全画素からなる走査線数の最多の映像信号方式から他の方式へ変換できる効果を有する。したがって、隣接した画素を混合する組み合わせを後から自由に行わせることができ、任意の方式に変換できる効果が得られる。そして外部の画素混合手段により画素を混合加算することは、電荷取り扱い量を増加させることと等価であり、ダイナミックレンジを向上させてフレームレートを変えることができる効果も得られる。

【0051】また本発明は、上記実施の形態3から明らかなように、固体撮像素子が連続して光電変換を行い、蓄積部の2つの領域にそれぞれ連続して電荷を転送し、蓄積部にて電荷混合を行うことによって、本発明の実施の形態2とは別の形態でフレームレートを可変させることができ、フォトダイオードの全画素からなる走査線数が最多の映像信号方式から他の方式へ変換できるので、隣接した画素を混合する組み合わせを後から自由に行わせることができ、任意の方式に変換できる効果が得られる。そして固体撮像素子によって連続して同一位置の電荷を蓄積部に転送する動作を行い、領域を大きくした蓄積部にて電荷混合することは、電荷の取り扱い量を増加させることと等価であり、ダイナミックレンジを向上させてフレームレートを変えることができる効果も得られる。

【0052】また本発明は、上記実施の形態4から明らかなように、固体撮像素子が連続して光電変換する動作を行い、蓄積部の2つの領域にそれぞれ連続して電荷を転送し、水平CCDに電荷転送を行う最に、電荷混合を行うことによって、本発明の実施の形態2、3とは別の形態でフレームレートを可変させることができ、フォトダイオードの全画素からなる最多の走査線の映像信号方式から他の方式へ変換できるので、隣接した画素を混合する組み合わせを後から自由に行わせることができ、任意の方式に変換できる効果が得られる。そして領域を大きくした水平CCDにて電荷混合することは、最大の電荷取り扱い量を増加させることと等価であり、ダイナミックレンジを向上させてフレームレートを変えることができる効果も得られる。

【0053】また本発明は、上記実施の形態5から明らかなように、固体撮像素子の電荷を全て読み出してか

ら、垂直画素の混合加算の組み合わせを変えることによって、順次走査と飛び越し走査とを実現させることができる。従来は、一度固体撮像素子で垂直方向の電荷が混合されると混合する電荷の組み合わせが決まってしまうので、順次走査と飛び越し走査の信号を同時に得ることができなかったが、本発明は、外部の画素混合手段によって別々に垂直画素の混合加算の組み合わせを変えることができるので、両走査の信号を同時に得ることができる効果が得られる。

【0054】また本発明は、上記実施の形態6から明らかなように、1つの撮像素子から全画素を読み出して、複数の画素混合手段を用いてフレームレート変換を行ったり、順次走査信号と飛び越し走査信号とを同時に得られるようにしたり、複数の方式変換手段を用いてこれらの信号の水平画素数と垂直ライン数を変換することによって、同時に複数の映像信号方式を得ることができる効果が得られる。

【0055】また本発明は、上記実施の形態7から明らかなように、1つの撮像素子から全画素を読み出して、一組の画素混合手段と方式変換手段とを用いて、画素混合手段の動作をフレームレート変換にするか、順次走査か飛び越し走査への変換か、または両変換を行わないようにするかを選択でき、また水平方向画素数と垂直方向のライン数を変換する方式変換手段のフィルタ回路の係数を自由に選択したり、あるいは方式変換手段を動作させるかどうかを選択できることによって、複数の映像信号方式から一つを選択して出力でき、回路構成を簡単にできる効果が得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における撮像装置の画素混合回路構成を示すブロック図

【図2】本発明の実施の形態2における固体撮像素子の動作原理を示す模式図

【図3】本発明の実施の形態2における画素を混合する原理を示す模式図

【図4】本発明の実施の形態3および4における固体撮像素子の垂直電荷転送の動作原理を示す模式図

【図5】本発明の実施の形態3における固体撮像素子内の電荷混合の動作原理を示す模式図

【図6】本発明の実施の形態4における固体撮像素子内の電荷混合の動作原理を示す模式図

【図7】本発明の実施の形態5における垂直方向の画素を混合する原理を示す模式図

【図8】本発明の実施の形態6における撮像装置の構成を示すブロック図

【図9】本発明の実施の形態7における撮像装置の構成を示すブロック図

【図10】本発明の実施の形態7における方式変換回路の詳細を示すブロック図

【図11】従来の技術における撮像装置の構成の一例を

示すブロック図

【図12】従来の技術における撮像装置の構成の他の例を示すブロック図

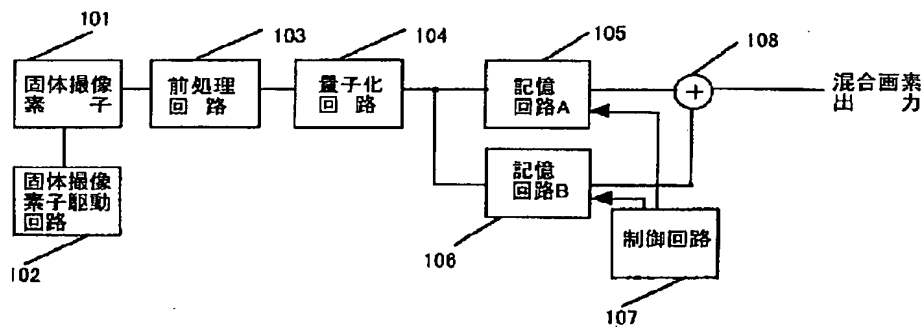
【符号の説明】

101 固体撮像素子  
 102 固体撮像素子駆動回路  
 103 前処理回路  
 104 量子化回路  
 105 記憶回路A  
 106 記憶回路B  
 107 制御回路  
 108 加算器  
 801 固体撮像素子  
 802 固体撮像素子駆動回路  
 803 前処理回路  
 804 量子化回路  
 805 記憶回路C  
 806 記憶回路D  
 807 加算器  
 808 記憶回路E  
 809 記憶回路F  
 810 加算器

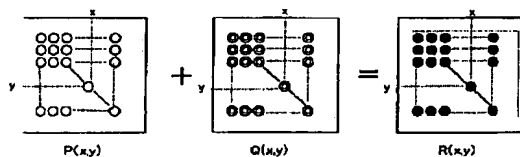
\* 811 方式変換回路A  
 812 記憶回路G  
 813 記憶回路H  
 814 加算器  
 815 方式変換回路B  
 816 方式変換回路C  
 901 固体撮像素子  
 902 固体撮像素子駆動回路  
 903 前処理回路  
 904 量子化回路  
 905 記憶回路I  
 906 記憶回路J  
 907 加算器  
 908 制御回路  
 909 方式変換回路D  
 910 選択スイッチ  
 911 選択スイッチ  
 1001 水平フィルタ回路  
 1002 垂直フィルタ回路  
 20 1003 水平フィルタ係数選択回路  
 1004 垂直フィルタ係数選択回路

\*

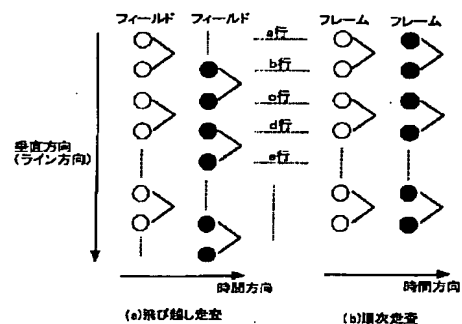
【図1】



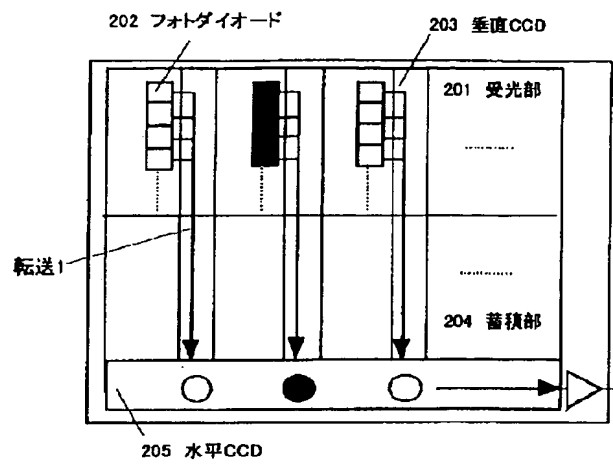
【図3】



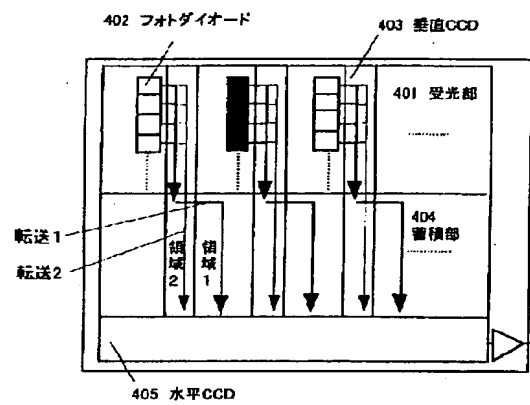
【図7】



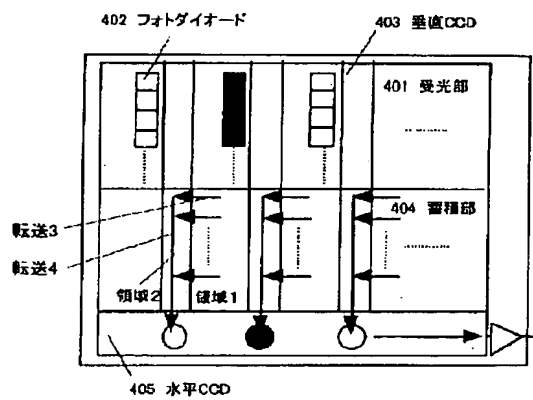
【図2】



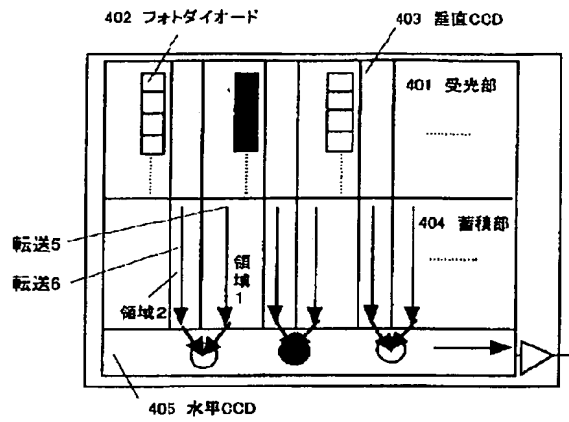
【図4】



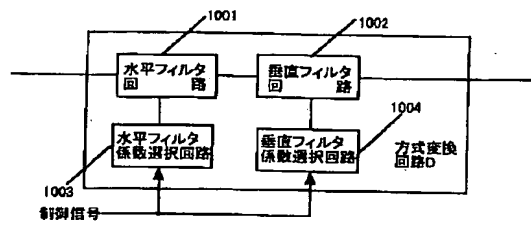
【図5】



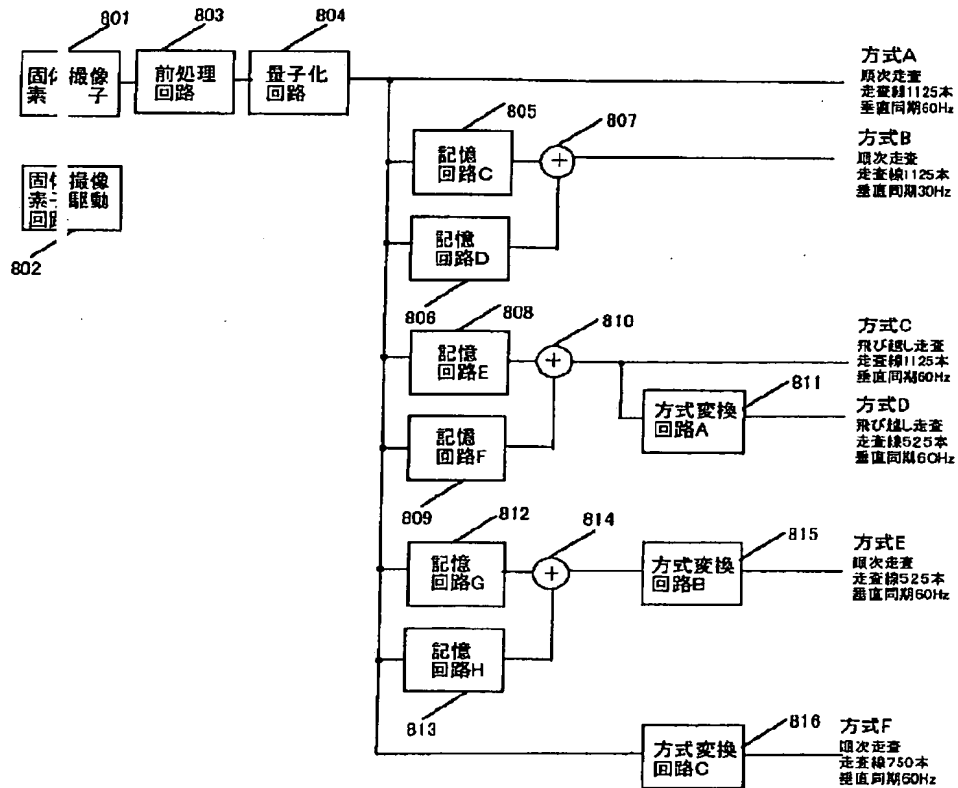
【図6】



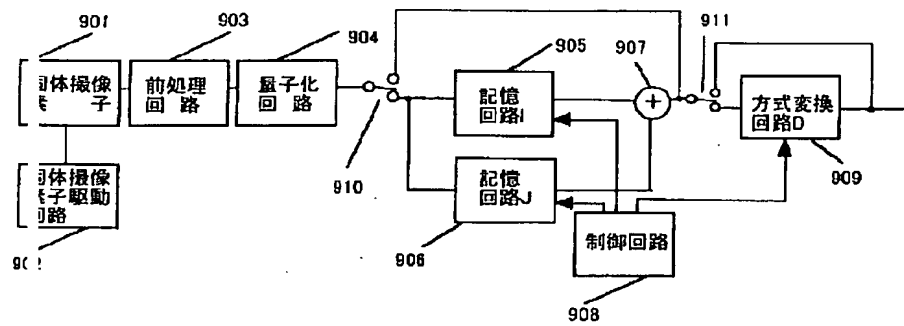
【図10】



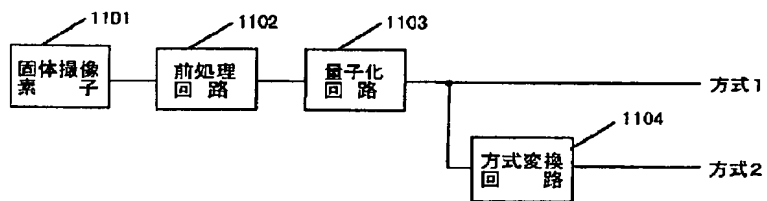
【図8】



【図9】



【図11】



【図12】

